

# GRAFICKÉ ROZHRAŇÍ V MATLABU PRO ŘÍZENÍ DIGITÁLNÍHO DETEKTORU PROSTŘEDNICTVÍM RS232 LINKY

*Jiří Šebesta*

Ústav radioelektroniky,  
Fakulta elektroniky a komunikačních technologií  
Vysoké učení technické v Brně

## Úvod

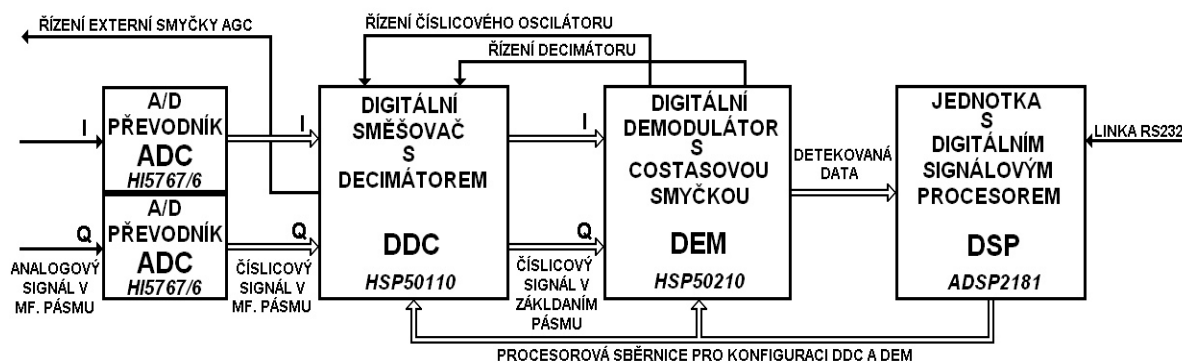
V posledních letech se v oblasti rádiových komunikací stále častěji hovoří o „softwarově definovaném rádiu“. Základním charakteristickým rysem je zpracování rádiového signálu digitální technikou co nejbliže k anténě. Rozhodujícím prvkem ovlivňujícím současné možnosti jsou vlastnosti rychlých A/D a D/A převodníků. Špičkové převodníky, nabízené především firmou Analog Devices, umožňují posunout kmitočet zpracování analogových signálů číslicovými metodami do oblasti desítek MHz. Druhým parametrem do značné míry ovlivňující aplikovatelnost této technologie je dynamický rozsah těchto převodníků. Požadavek na dynamický rozsah vychází z potřebné hodnoty poměru signál-šum pro daný typ modulace. Zatím co málostavové modulace vystačí s dynamickým poměrem i jen několik decibelů pro požadovanou bitovou chybovost, detektory mnohostavových modulací vyžadují dynamiku několika desítek decibelů.

V minulých letech byla na našem pracovišti vybudována laboratoř experimentálních družicových spojů. Jedním z úkolů řešených v rámci tohoto projektu byla realizace univerzálního detektoru pro BPSK, QPSK a FSK modulace se širokým rozsahem modulačních rychlostí.

## Digitální detektor

S respektováním předchozích úvah a dle požadavků na detektor stanovených byl pro číslicové jádro detektoru zvolen čipset firmy Intersil HSP50110 a HSP50210. Obvod HSP50110 realizuje digitální směšovač s řízeným decimačním poměrem pro symbolovou synchronizaci. Obvod HSP50210 prezentuje digitální demodulátor s Costasovou smyčkou DEM, který je uzpůsoben tak, aby umožňoval řízení jak kmitočtu syntezátoru lokálního oscilátoru tak i syntezátoru pro řízení decimačního poměru HSP50110 pomocí speciálních seriových linek. Oba obvody jsou konfigurovány prostřednictvím paralelního rozhraní z řídicího mikroprocesoru. S uvažováním potřeby podpůrných algoritmů ČZS po demodulaci byl pro řízení konfigurace obvodů zvolen modul se signálovým procesorem ADSP2181 firmy Analog Devices, který současně zpracovává data demodulovaná detektorem včetně dalších důležitých údajů dostupných na výstupní bráně demodulátoru a řídí konfiguraci čipsetu. Koncepte umožňuje číslicovou detekci signálů na úrovni mf. pásma (zvoleno pásmo 10,7 MHz a 21,4 MHz) se šířkou několika MHz.

Blokové uspořádání detektoru prezentuje obrázek 1. Vstupní analogový signál zpracovaný vysokofrekvenčními analogovými obvody přijímače je transformován do číslicové formy A/D převodníky s desítibitovým rozlišením HI5767/6. Pro vzorkovací frekvenci 50 MHz je poměr signál k šumu se zkreslením SINAD při kmitočtu vstupního signálu 10,7 MHz okolo 53 dB, při kmitočtu 21,4 MHz asi 51 dB. Pro předpokládaný rozsah poměrů signál šum signálu na vstupu detektoru jsou hodnoty SINAD plně dostačující.



Obr. 1. Blokové uspořádání digitální části detektoru

Digitální směšovač s decimátorem DDC HSP50110 umožňuje zpracování komplexního číslicového signálu s rozlišením 10 bitů. Jádrem obvodu DDC je komplexní násobička, číslicově řízený syntezátor kmitočtu, obvody číslicového automatického řízení zisku, decimační filtr s možností aktivace kompenzačního filtru a převzorkovací obvod s vlastním kmitočtovým syntezátorem. Všechny tyto bloky jsou programovatelné a umožňují realizovat široké spektrum operací. Digitální demodulátor DEM HSP50210 sdružuje obvody synchronizace nosné, symbolové synchronizace a pomocné obvody, umožňující přímou demodulaci BPSK, QPSK, 8-PSK, OQPSK, FSK, FM a AM signálů. Synchronizační obvody DEM pracují, jak už bylo uvedeno, na principu Costasovy smyčky. Všechny fázové modulace jsou demodulovány koherentně, frekvenční pak nekoherentně. Demodulovaný signál je dále zpracován DSP jednotkou podle požadavků aplikace (dekódování, rámcová synchronizace atd.). DSP jednotka současně zajišťuje komunikaci s hostitelským počítačem a řídí činnost (konfigurace a spuštění procesů) obvodů DDC a DEM.

## Programové vybavení

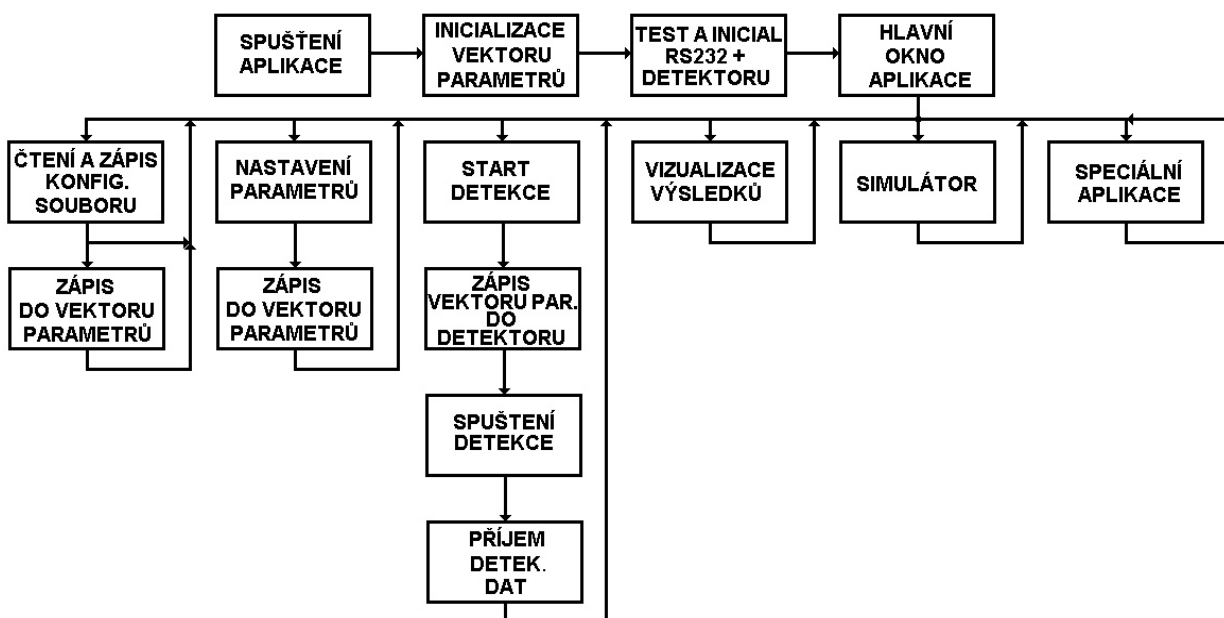
Programové vybavení detektoru zahrnuje řídicí program DSP a aplikační prostředí pro operační systém Windows hostitelského počítače PC. Komunikace mezi řídicím programem DSP a aplikačním prostředím je zajištěna pomocí seriové linky RS232. Komunikace je paketová se speciálním protokolem „Digidet“ vyvinutým pro nastavení parametrů detektoru, zavedení a spuštění programu pro zpracování detekovaného signálu jednotkou DSP, přenos demodulovaných signálů z DSP do PC a přenos stavových zpráv z DSP do PC (úroveň signálu, nosný kmitočet, bitová perioda, odhad chybovosti atp.).

Hostitelské prostředí demodulátoru bylo vytvořeno na bázi Matlabu. Využití platformy Matlab je přínosem především v oblasti zpracování detekovaného signálu. Druhým důvodem řešení aplikačního prostředí v Matlabu je simulátor detektoru, který nabízí ověření činnosti s modelovými signály. Celé aplikační prostředí bylo vytvořeno pomocí grafického uživatelské rozhraní, jenž velmi zjednodušuje činnost při nastavování parametrů detektoru, kterých je více než stovka.

## Komunikační protokol DSP-PC

Komunikační protokol „Digidet“ definuje strukturu zpráv pro obousměrnou komunikaci mezi řídicím programem DSP a aplikačním prostředím na PC. „Digidet“ je paketový protokol s potvrzováním a je založen na principu „Master-Slave“ komunikace. Zařízení typu „Master“ prezentuje počítač PC a zařízení typu „Slave“ jednotka DSP.

Pro elementární jednotku přenášené informace bylo stanoveno slovo (*Word*) délky 16 bitů. Volba 16 bitové informační jednotky je výhodná z hlediska většiny parametrů detektoru, rozlišení demodulovaných vzorků a 16 bitového jádra signálového procesoru. Struktura rámců se pro oba směry komunikace, vzhledem k charakteru přenášených informací, liší. Kódová slova rámců PC-DSP jsou rozdělena do obsahových skupin. Kódové slovo je definováno tak, aby řídicí program DSP automaticky rozpoznal délku rámce. Jedinou výjimkou je datový rámec s blokem parametrů určený pro přenos bloku dat do datové paměti DSP, kde informaci o délce rámce definuje druhé slovo rámce. Zavádění bloku dat do datové paměti lze využít při nastavení nových koeficientů filtru, kódové tabulky atp. pro DSP podprogram zpracovávající detekovaný signál. Standardní datový přenosový rámec PC-DSP s parametrem má délku dvou slov a je tvořen kódovým slovem a parametrem. Parametry pro řízení činnosti digitálního detektoru jsou vždy ukládány na příslušné adresovatelné pozice v paměti RAM DSP nebo adresovatelné registry programovatelných obvodů detektoru DDC a DEM. Kódová slova datových rámců s parametry v sobě skrývají také příslušnou adresu pro uložení parametru. Tento způsob se jeví jako velmi efektivní z hlediska řídicího programu DSP, neboť příjem a uložení jakéhokoli parametru na příslušnou pozici v paměti či registru řeší jediný podprogram, který z kódového slova adresu této pozice dekóduje. Příkazové rámce jsou jednoslovné a lze je rozdělit na rámce exekutivní a rámce dotazovací. Exekutivní rámce vyvolávají spuštění příslušných podprogramů řídicího programu DSP. Dotazovací rámce žádají řídicí program DSP o zaslání vybraných proměnných parametrů. Jedinou výjimkou porušující jednoslovnost příkazových rámců je dotazovací rámec, který žádá o přenos bloku dat z datové paměti DSP jednotky. Potvrzovací rámce slouží k zajištění bezchybného přenosu dat pro lince. Jsou jednoslovné a jejich kódová slova definují stav přijatého rámce. V případě chybného přijetí rámce kódové slovo potvrzovacího rámce nese typ chyby, případně žádost o opakování rámce.



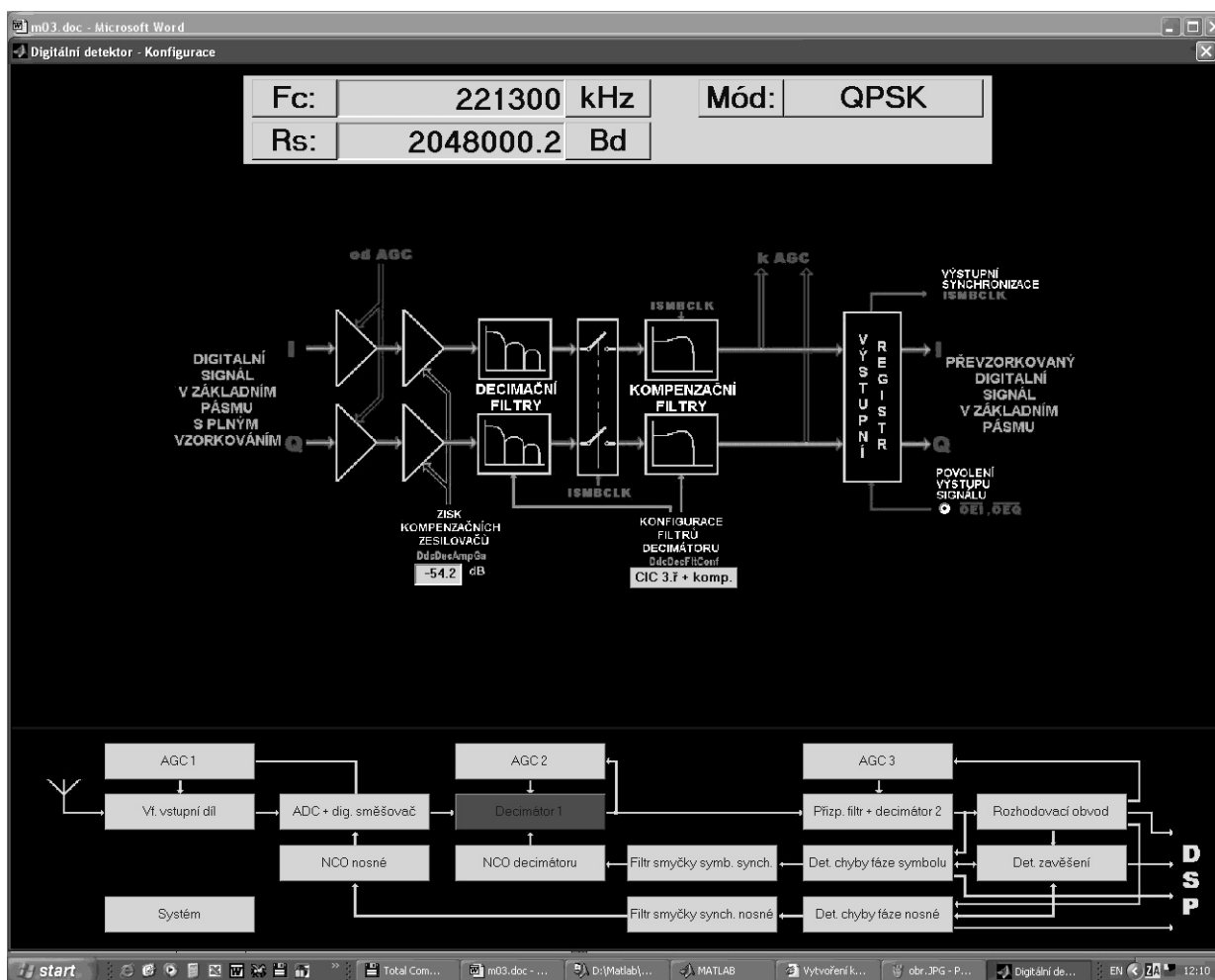
Obr. 2. Zjednodušený vývojový diagram aplikačního programu na bázi GUI Matlabu

Přenosové rámce zpětné komunikace DSP-PC jsou pouze potvrzovací a to bez parametru, s parametrem nebo blokem dat. Potvrzovací rámce bez parametru jsou reakcí na všechny datové rámce PC-DSP, některé rámce příkazové-exekutivní a potvrzovací a v případě, že nastala chyba při dekódování zprávy PC-DSP.

Potvrzovací rámce s parametrem jsou reakcí na všechny příkazové-dotazovací rámce generované aplikačním prostředím PC (dotaz na aktuální nosný kmitočet, úroveň signálu atd.) a některé příkazové-exekutivní. Potvrzovací rámce s blokem dat jsou pak reakcí na příkazové-dotazovací se žádostí o přenos bloku dat a některé rámce příkazové-exekutivní. Sériová rozhraní RS232 jsou na straně PC i DSP nastavena fixně: 8 datových bitů + 1 paritní bit (lichá parita) + 1 stopbit s přenosovou rychlostí 115200 b/s.

### Aplikační prostředí detektoru v GUI Matlabu

Zjednodušený vývojový diagram vlastního aplikačního programu sestaveného na bázi GUI Matlabu nastiňuje obrázek 2. Po spuštění aplikace je provedena inicializace vektoru parametrů detektoru načtením z inicializačního souboru. Všechny parametry detektoru jsou sestaveny do tohoto vektoru označeného proměnnou *Par* a jednotlivé parametry lze z tohoto vektoru snadno extrahovat při znalosti jejich pozice ve vektoru. Následuje testování komunikace s hardwarem detektoru pomocí RS232.



Obr. 3. Příklad grafického konfiguračního okna

Pokud není hardwarová jednotka připojena, aplikace umožňuje činnost pouze při čtení a zápisu konfiguračního souboru, nastavení parametrů a simulace. Pokud připojena je, program naváže spojení, provede kontrolu parametrů z hlediska jejich možného rozsahu a spustí hlavní okno aplikace. Čtení a zápis konfiguračních souborů je klasický podprogram, opět v grafickém režimu, pro práci se soubory. V okně

nastavení parametrů lze změnit hodnoty parametrů, tj. provést konfiguraci detektoru pro daný typ signálu. Okno nastavení parametrů umožňuje přepínání mezi 16 obrazovkami, do nichž jsou rozkresleny jednotlivé části detektoru. K tomuto kroku bylo přistoupeno z důvodu velké složitosti obvodů, přičemž grafická interpretace umožňuje velmi snadnou orientaci i pochopení činnosti detektoru. Příklad konfiguračního okna pro zadávání parametrů obvodu *Decimátoru 1* je na obrázku 3. Všechna okna mimo hlavního jsou modální, při ukončení okna konfigurace se přednastavené parametry přepíší do vektoru parametrů. Další okno inicializuje vlastní spuštění procesu detekce, kde se nejprve zadá délka detekce, požadované výsledky procesu detekce, formát dat atp. Následně se prostřednictvím linky RS232 provede zápis parametrů z vektoru parametrů do vnitřních registrů detektoru a spustí se detekce. Po ukončení se detekovaná data předají aplikačnímu programu a proces je ukončen. Ve vizualizačním okně lze výsledky zobrazit formou vhodných grafů a uložit ve formě datového souboru pro další případné zpracování a analýzu experimentu. Simulátor umožňuje vygenerovat simulační modulovaný signál, včetně šumu, základních typů úniku, CW interference a fluktuace nosného kmitočtu. Simulace detektoru odpovídá přesně obvodové struktuře detektoru, včetně zpoždění v registrech a omezení číselného zobrazení. Vstupní parametry simulovaného detektoru jsou dány stejným vektorem *Par*, který je využit i u reálné detekce. Posledním oknem je okno aplikací, ve kterém jsou již konkrétní aplikace s vlastním GUI, které lze s pomocí kolekce funkcí sestavit podle požadavků.

## Závěr

Digitální detektor, včetně uživatelského grafického rozhraní, poskytuje obsluhu širokou škálu možností experimentální práce. Aplikační program je řešen jako otevřený produkt a uživatel může jednoduchým způsobem rozšířit základní možnosti pro svou aplikaci pomocí funkcí sestavených pro tuto aplikaci a funkcí standardních matlabovských knihoven a toolboxů. V našich podmínkách se tento způsob práce velmi osvědčil a umožnil rychlou přípravu řady různých experimentů bez hlubších znalostí systému. Funkce napsané pro detektor umožňují také kontinuální režim detekce, kdy demodulovaná data jsou do počítače zasílána v definovaných paketech. Pokud je přenosová rychlost malá, lze provádět vlastní detekci v reálné čase, včetně vizualizace. Tento přístup byl ověřen při detekci telemetrického signálu z družice s modulací BPSK a datovou rychlostí 400 b/s.

## Literatura

- [1] HSP50110. Digital Quadrature Tuner. *Data Sheet Intersil. May 2000.*
- [2] HSP50210. Digital Costas Loop. *Data Sheet Intersil. January 1999.*
- [3] Using MATLAB Graphics. *MATLAB The Language of Technical Computing. Version 5. December 1996.*
- [4] Gofton P. W. Seriová komunikace. *GRADA. Praha 1995.*

## Kontakt

Ing. Jiří Šebesta  
Ústav radioelektroniky, VUT v Brně  
Purkyňova 118, 612 00 Brno  
tel. 541149116  
email: [sebestaj@feec.vutbr.cz](mailto:sebestaj@feec.vutbr.cz)